

P)

INFORMATION PROCESSING DEVICE AND DMA TRANSFER METHOD

Patent Number: JP2002140288
Publication date: 2002-05-17
Inventor(s): DOKE MICHIO; MOGI SEIKI; HATTORI YASUHIRO; SHIMIZU YASUMITSU;
OKAMURA TAKAO
Applicant(s): RICOH CO LTD
Requested Patent: ☐ JP2002140288
Application
Number: JP20000332744 20001031
Priority Number(s):
IPC Classification: G06F13/28; G06T1/60; H04N1/21; H04N1/387
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To make DMA transferrable by an image memory with a small storage capacity and to greatly reduce the preparation period necessary for editing images for improving the productivity.

SOLUTION: A format information 57 for descriptor information includes an interrupt instruction bit 58, which instructs a CPU in a system control part for the existence/absence of an interrupt signal transmission after DMA transfer of image data based on one of the descriptor information is finished, and a transfer instruction bit 59 instructing the image memory whether DMA transfer of the image data is carried out or DMA transfer of predetermined blank data is to be carried out instead. When the interrupt instruction bit 58 is one, the interrupt signal is transmitted to the CPU in the system control part, while it is not transmitted if the bit is zero. When the transfer instruction bit 59 is one, DMA transfer of the image data from the image memory is carried out, while DMA transfer of the blank data stored in a ROM in an input/output DMA controller is carried out when the bit is zero.

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2002-140288
(P2002-140288A)

(43)公開日 平成14年5月17日(2002.5.17)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ド*(参考)
G 0 6 F 13/28	3 1 0	G 0 6 F 13/28	3 1 0 E 5 B 0 4 7 3 1 0 Y 5 B 0 6 1
G 0 6 T 1/60	4 5 0	G 0 6 T 1/60	4 5 0 E 5 C 0 7 3
H 0 4 N 1/21		H 0 4 N 1/21	5 C 0 7 6
1/387		1/387	
審査請求 未請求 請求項の致6 O L (全 11 頁)			

(21)出願番号 特願2000-332744(P2000-332744)

(22)出願日 平成12年10月31日(2000.10.31)

(71)出願人 000006747
株式会社リコー
東京都大田区中馬込1丁目3番6号
(72)発明者 道家 教夫
東京都大田区中馬込1丁目3番6号 株式
会社リコー内
(72)発明者 茂木 清貴
東京都大田区中馬込1丁目3番6号 株式
会社リコー内
(74)代理人 100101177
弁理士 柏木 慎史 (外2名)

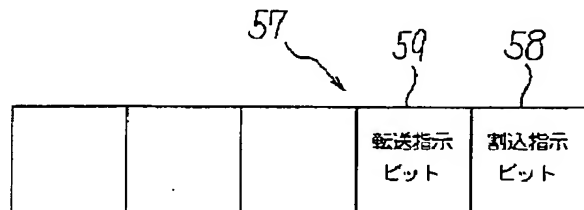
最終頁に続く

(54)【発明の名称】 情報処理装置及びDMA転送方法

(57)【要約】

【課題】 画像メモリが少ない記憶容量でもDMA転送を可能とし、画像編集を実行するために必要な準備期間を大幅に低減し、生産性を向上させる。

【解決手段】 ディスクリプタ情報のフォーマット情報57には、ひとつのディスクリプタ情報に基づく画像データのDMA転送の完了後に、システム制御部のCPUに割込信号の発信の有無を指示する割込指示ビット58と、画像メモリから画像データをDMA転送するか、代わりに所定の白データをDMA転送するかを指示する転送指示ビット59とを含んでいる。割込指示ビット58が「1」のときはシステム制御部のCPUに割込信号を発信し、「0」のときは発信しない。転送指示ビット59が「0」のときは画像メモリから画像データをDMA転送し、「0」のときは入出力DMAコントローラのROMに記憶されている白データをDMA転送する。



【特許請求の範囲】

【請求項1】 情報処理をCPUが行う情報処理装置において、

前記情報処理の対象となる対象データを記憶する第1の記憶装置と、

この第1の記憶装置からの前記対象データの出力を1枚の画像の画像データを複数に分割して順次前記CPUと独立にDMA転送で行うための前記分割部分ごとにそれぞれ対応した複数のディスクリプタ情報を作成するディスクリプタ情報作成手段と、

この作成した複数のディスクリプタ情報を記憶する第2の記憶装置と、

この記憶された複数のディスクリプタ情報に基づく前記DMA転送を順次実行するDMAコントローラと、
特定の画像データを記憶している第3の記憶装置とを備え、

前記ディスクリプタ情報作成手段は、前記各ディスクリプタ情報に、前記DMA転送に際して前記第1の記憶装置に記憶されている画像データをそのまま転送するか又は第3の記憶装置に記憶されている画像データを用いて均一な画像データを出力するかを前記DMAコントローラに指示する出力指示データを含めることを特徴とする情報処理装置。

【請求項2】 情報処理をCPUが行う情報処理装置において、

前記情報処理の対象となる対象データを記憶する第1の記憶装置と、

この第1の記憶装置からの前記対象データの出力を1枚の画像の画像データを複数に分割して順次前記CPUと独立にDMA転送で行うための前記分割部分ごとにそれぞれ対応した複数のディスクリプタ情報を作成するディスクリプタ情報作成手段と、

この作成した複数のディスクリプタ情報を記憶する第2の記憶装置と、

この記憶された複数のディスクリプタ情報に基づく前記DMA転送を順次実行するDMAコントローラとを備え、

前記ディスクリプタ情報作成手段は、前記各ディスクリプタ情報に、前記DMA転送に際して前記第1の記憶装置に記憶されている画像データをそのまま転送するか又は画像データの転送を行わないかを前記DMAコントローラに指示する出力指示データを含めることを特徴とする情報処理装置。

【請求項3】 前記ディスクリプタ情報作成手段は、前記各ディスクリプタ情報に、当該ディスクリプタ情報に基づく前記DMA転送の終了後で次のディスクリプタ情報に基づく前記DMA転送の開始前に前記CPUに割込信号を出力するか否かを前記DMAコントローラに指示する割込指示データを含めることを特徴とする請求項1又は2に記載の情報処理装置。

【請求項4】 原稿の画像を読み取って画像データを出力するイメージスキャナと、

画像データに基づいて画像の形成を用紙上に行うプリンタエンジンとを備え、

前記第1の記憶装置は前記イメージスキャナ及び前記プリンタエンジンとの間で画像データの入出力を行うこと、を特徴とする請求項1〜3の何れかの一に記載の情報処理装置。

【請求項5】 情報処理をCPUが行う情報処理装置で、前記情報処理の対象となる画像データを記憶する第1の記憶装置に対する前記画像データの入出力を前記CPUと独立にDMA転送で行うDMA転送方法において、

前記第1の記憶装置からの前記画像データの出力を1枚の画像の画像データを複数に分割して順次前記DMA転送で行うための前記分割部分ごとにそれぞれ対応した複数の前記ディスクリプタ情報を作成して第2の記憶装置に記憶するディスクリプタ情報作成工程と、

この記憶された複数のディスクリプタ情報に基づく前記DMA転送を順次DMAコントローラで実行するDMA転送工程とを含んでなり、

前記ディスクリプタ情報作成工程は、前記各ディスクリプタ情報に、前記DMA転送に際して前記第1の記憶装置に記憶されている画像データをそのまま転送するか又は第3の記憶装置に記憶されている特定の画像データを用いて均一な画像データを出力するかを前記DMAコントローラに指示する出力指示データを含めることを特徴とするDMA転送方法。

【請求項6】 情報処理をCPUが行う情報処理装置で、前記情報処理の対象となる画像データを記憶する第1の記憶装置に対する前記画像データの入出力を前記CPUと独立にDMA転送で行うDMA転送方法において、

前記第1の記憶装置からの前記画像データの出力を1枚の画像の画像データを複数に分割して順次前記DMA転送で行うための前記分割部分ごとにそれぞれ対応した複数の前記ディスクリプタ情報を作成して第2の記憶装置に記憶するディスクリプタ情報作成工程と、

この記憶された複数のディスクリプタ情報に基づく前記DMA転送を順次DMAコントローラで実行するDMA転送工程とを含んでなり、

前記ディスクリプタ情報作成工程は、前記各ディスクリプタ情報に、前記DMA転送に際して前記第1の記憶装置に記憶されている画像データをそのまま転送するか又は画像データの転送を行わないかを前記DMAコントローラに指示する出力指示データを含めることを特徴とするDMA転送方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、情報処理装置及

びDMA転送方法に関する。

【0002】

【従来の技術】近年、複写機のデジタル化が進むとともに、画像メモリを応用した、加工、編集を行う技術が各種提案されている。このような技術のひとつとして、原稿複数枚分の画像データを画像メモリに記憶することで、指定部数まとめてコピー出力し、仕分けの作業をなくす電子ソートという機能がある。

【0003】この場合に、複数枚の画像データを保持するために、そのままの形態で画像データを半導体メモリに蓄積したのでは、蓄積枚数分のデータ量に相当するメモリが必要になり、メモリコストが膨大になるという理由から、下記の各手段が一般的に用いられている。

【0004】①. 半導体メモリと蓄積用メモリを併用し、蓄積メモリとして半導体メモリより低コストであるハードディスク等の2次記憶装置を使用する。

【0005】②. 蓄積メモリとして半導体メモリを使用し、圧縮処理を用いて画像データを圧縮し、画像1枚あたりのデータ量を減らすことで、トータルのメモリ量を減らす。

【0006】③. 複数の画像入出力手段（イメージスキャナ、プリンタコントローラ、ファイルサーバ、FAXコントローラ等）で同一の画像メモリを共有する。

【0007】また、画像メモリに対し画像データの出力を実行するためには、DMA (Direct Memory Access) データ転送方式を用いたメモリ制御コントローラ (DMAコントローラ) が使用される場合が多い。DMAデータ転送方式においては、ディスクリプタ情報と呼ばれるメモリ領域管理情報に基づいて、画像メモリの特定の領域に対してデータの転送を行う技術が存在する (特開平6-103225号公報など参照)。

【0008】

【発明が解決しようとする課題】前記のディスクリプタ情報を用いたDMAデータ転送方式においては、1枚の画像の画像データを複数に分割し、この各分割部分をそれぞれの別のディスクリプタ情報を用いてデータ転送を行うようにすることも可能であり、例えば画像メモリをリングバッファの形態で利用することにより、対象となる画像データの容量よりも少ないメモリ容量で画像データの入出力を実行することができる。

【0009】ところで、画像入力手段（イメージスキャナ、プリンタコントローラ、ファイルサーバ、FAXコントローラ等）より入力される画像データに対して、センタリング（イメージスキャナで入力された画像データよりも大きなサイズの転写紙に対して画像を形成する場合に、画像データによる画像を転写紙の中央に配置して印刷出力すること）などの画像移動を行う場合や、綴じ代などの余白を付加して画像メモリに入力するような画像編集／加工の機能を実現する場合、従来は付加する余白分や、入力画像データよりも大きな転写紙サイズに

相当するメモリ領域を確保して画像編集を行っていた。

【0010】この場合、画像編集を行うことで、処理に必要なメモリ容量が増加し、さらに増加分のメモリ領域を使用するための前処理（入力画像データ領域外のメモリデータクリアや、初期化）が発生し、処理時間が余分にかかってしまうため、複写機の生産性が低下するという不具合が発生する。

【0011】そして、画像移動処理を行った結果、不要な（プリンタへの出力の対象又は画像メモリへの保存の対象とならない）入力画像データがある場合でも、その不要分のメモリ領域を保持したままで、処理が行われてしまう場合も考えられる。

【0012】また、複数の画像入出力手段（イメージスキャナ、プリンタコントローラ、ファイルサーバ、FAXコントローラ等）を有するデジタル複合機などの画像形成装置においては、単一の画像メモリに対して同時に複数の画像データの入出力要求が行われることがある。イメージスキャナから画像メモリに入力された画像データをプリンタに出力する動作を例にとれば、次のような一連の要求1～5を行うような場合である。

【0013】要求1. イメージスキャナから画像メモリに画像1を入力（スキャナ入力）

要求2. 画像1に綴じ代を付加してプリンタに出力（要求1の実行中に要求）

要求3. イメージスキャナから画像メモリに画像2を入力（要求2の実行中に要求）

要求4. 画像2綴じ代を付加してプリンタに出力（要求3の実行中に要求）

要求5. イメージスキャナから画像メモリに綴じ代を有する画像3を入力（要求4の実行中に要求）

このような場合には、画像メモリの動作制御において、複数のデータ転送要求に基づいて、その実行のための空き時間が最小となるように、同時に並行して複数のデータ転送を処理することができれば、デジタル複合機の実産性は向上する。

【0014】すなわち、前記の例で、要求1の画像データ転送（画像メモリへの入力）中に、画像メモリの同一のメモリ領域を読み出して、要求2のプリンタへの出力を行えば、処理時間は大幅に短縮される。

【0015】同様に要求2のデータ転送（第1の記憶装置からプリンタへの出力）中に、他のメモリ領域を確保して要求3のデータ転送（画像メモリへの入力）を実行すれば、全体の要求を処理する時間は大幅に短縮される。

【0016】さらには、要求3のデータ転送のためのメモリ領域として要求2で使用する同一のメモリ領域を選択し、メモリ領域内の画像1のデータ転送が完了した部分に上書きをするような動作制御を行うことで、必要とする画像メモリの容量を削減することもでき、装置の製

造コストを低減することができる。

【0017】しかしながら、このような処理を行う場合には、綴じ代を付加する画像加工の処理も含めた画像データの転送の状態を認識して、画像データの転送の実行タイミングの制御、画像メモリの記憶領域の確保及び画像メモリ内部の画像データの保持を行う必要がある。

【0018】具体的には、画像データを画像メモリから出力する時に画像の副走査方向の先端部分に余白データを付加して、その後に画像データの出力（転送）を行うような画像移動操作（「プラス綴じ代」と呼ばれることがある）が要求された場合に、画像データの画像メモリからの出力が要求された時点で、画像データは出力せずに保持し、副走査方向先端部分の余白データの出力を開始する。この余白データの出力開始から終了までは、画像データを保持したままで、余白データ出力が完了した時点のタイミングを検出して、画像データの出力を開始する。余白データから画像データへの出力データ転送の切替えは、ほぼ瞬時に完了する必要がある。

【0019】この発明の目的は、画像メモリが少ない記憶容量でもDMA転送を可能とすることである。

【0020】この発明の目的は、画像編集を実行するために必要な準備（メモリ領域の確保や初期化などの前処理）期間が大幅に低減し、生産性を向上させることである。

【0021】この発明の目的は、データ転送状態の定期的な監視や不要なデータ転送終了の判定を不要として、CPUの処理負荷を低減させることである。

【0022】

【課題を解決するための手段】請求項1に記載の発明は、情報処理をCPUが行う情報処理装置において、前記情報処理の対象となる対象データを記憶する第1の記憶装置と、この第1の記憶装置からの前記対象データの出力を1枚の画像の画像データを複数に分割して順次前記CPUと独立にDMA転送で行うための前記分割部分ごとにそれぞれ対応した複数のディスクリプタ情報を作成するディスクリプタ情報作成手段と、この作成した複数のディスクリプタ情報を記憶する第2の記憶装置と、この記憶された複数のディスクリプタ情報に基づく前記DMA転送を順次実行するDMAコントローラと、特定の画像データを記憶している第3の記憶装置とを備え、前記ディスクリプタ情報作成手段は、前記各ディスクリプタ情報に、前記DMA転送に際して前記第1の記憶装置に記憶されている画像データをそのまま転送するか又は第3の記憶装置に記憶されている画像データを用いて均一な画像データを出力するかを前記DMAコントローラに指示する出力指示データを含めることを特徴とする情報処理装置である。

【0023】したがって、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第1の記憶装置は、余白データを除いた

最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備（メモリ領域の確保や初期化などの前処理）期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【0024】請求項2に記載の発明は、情報処理をCPUが行う情報処理装置において、前記情報処理の対象となる対象データを記憶する第1の記憶装置と、この第1の記憶装置からの前記対象データの出力を1枚の画像の画像データを複数に分割して順次前記CPUと独立にDMA転送で行うための前記分割部分ごとにそれぞれ対応した複数のディスクリプタ情報を作成するディスクリプタ情報作成手段と、この作成した複数のディスクリプタ情報を記憶する第2の記憶装置と、この記憶された複数のディスクリプタ情報に基づく前記DMA転送を順次実行するDMAコントローラとを備え、前記ディスクリプタ情報作成手段は、前記各ディスクリプタ情報に、前記DMA転送に際して前記第1の記憶装置に記憶されている画像データをそのまま転送するか又は画像データの転送を行わないかを前記DMAコントローラに指示する出力指示データを含めることを特徴とする情報処理装置である。

【0025】したがって、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第1の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備（メモリ領域の確保や初期化などの前処理）期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【0026】請求項3に記載の発明は、請求項1又は2に記載の情報処理装置において、前記ディスクリプタ情報作成手段は、前記各ディスクリプタ情報に、当該ディスクリプタ情報に基づく前記DMA転送の終了後で次のディスクリプタ情報に基づく前記DMA転送の開始前に前記CPUに割込信号を出力するか否かを前記DMAコントローラに指示する割込指示データを含めることを特徴とする。

【0027】したがって、CPUへの割込信号により、DMAコントローラのデータ転送動作の終了の判定ができるので、データ転送状態の定期的な監視（ポーリング処理）や不要なデータ転送終了の判定が不要となり、CPUの処理負荷を低減させることが可能になる。

【0028】請求項4に記載の発明は、請求項1～3の何れかの一に記載の情報処理装置において、原稿の画像を読み取って画像データを出力するイメージスキャナと、画像データに基づいて画像の形成を用紙上に行うプリンタエンジンとを備え、前記第1の記憶装置は前記イメージスキャナ及び前記プリンタエンジンとの間で画像データの入出力を行うこと、を特徴とする。

【0029】したがって、情報処理装置が原稿の画像を読み取って用紙上に画像形成する画像形成装置の場合に

請求項１～３の何れかの一に記載の発明と同様の作用、効果を奏することができる。

【００３０】請求項５に記載の発明は、情報処理をＣＰＵが行う情報処理装置で、前記情報処理の対象となる画像データを記憶する第１の記憶装置に対する前記画像データの入出力を前記ＣＰＵと独立にＤＭＡ転送で行うＤＭＡ転送方法において、前記第１の記憶装置からの前記画像データの出力を１枚の画像の画像データを複数に分割して順次前記ＤＭＡ転送で行うための前記分割部分ごとにそれぞれ対応した複数の前記ディスクリプタ情報を作成して第２の記憶装置に記憶するディスクリプタ情報作成工程と、この記憶された複数のディスクリプタ情報に基づく前記ＤＭＡ転送を順次ＤＭＡコントローラで実行するＤＭＡ転送工程とを含んでなり、前記ディスクリプタ情報作成工程は、前記各ディスクリプタ情報に、前記ＤＭＡ転送に際して前記第１の記憶装置に記憶されている画像データをそのまま転送するか又は第３の記憶装置に記憶されている特定の画像データを用いて均一な画像データを出力するかを前記ＤＭＡコントローラに指示する出力指示データを含めることを特徴とするＤＭＡ転送方法である。

【００３１】したがって、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第１の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備（メモリ領域の確保や初期化などの前処理）期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【００３２】請求項６に記載の発明は、情報処理をＣＰＵが行う情報処理装置で、前記情報処理の対象となる画像データを記憶する第１の記憶装置に対する前記画像データの入出力を前記ＣＰＵと独立にＤＭＡ転送で行うＤＭＡ転送方法において、前記第１の記憶装置からの前記画像データの出力を１枚の画像の画像データを複数に分割して順次前記ＤＭＡ転送で行うための前記分割部分ごとにそれぞれ対応した複数の前記ディスクリプタ情報を作成して第２の記憶装置に記憶するディスクリプタ情報作成工程と、この記憶された複数のディスクリプタ情報に基づく前記ＤＭＡ転送を順次ＤＭＡコントローラで実行するＤＭＡ転送工程とを含んでなり、前記ディスクリプタ情報作成工程は、前記各ディスクリプタ情報に、前記ＤＭＡ転送に際して前記第１の記憶装置に記憶されている画像データをそのまま転送するか又は画像データの転送を行わないかを前記ＤＭＡコントローラに指示する出力指示データを含めることを特徴とするＤＭＡ転送方法である。

【００３３】したがって、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第１の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集

を実行するために必要な準備（メモリ領域の確保や初期化などの前処理）期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【００３４】

【発明の実施の形態】この発明の一実施の形態について説明する。

【００３５】図１は、この発明の一実施の形態であるデジタル複写機１の概略構成を説明する概念図である。このデジタル複写機１は、この発明の情報処理装置を実施するものであり、画像読取部２と、画像形成部３と、ＦＡＸ部４と、セレクト部５と、記憶部６と、操作部７と、システム制御部８とを備えている。

【００３６】画像読取部２は、原稿Ｇを原稿台１１に沿って可動な露光ランプ１２によって露光走査し、その反射光をミラー１３～１５などの光学系を介してＣＣＤイメージセンサ１６で受光することで、原稿Ｇの画像を読み取るイメージスキャナである。そして、ＩＰＵ（イメージプロセッシングユニット）１７において、ＣＣＤイメージセンサ１６が出力する画像信号に対して、シェーディング補正等の処理を行い、Ａ／Ｄ変換して８ビットのデジタル信号とし、さらに変倍処理、ディザ処理等の画像処理を行う。そして、これらの処理を施した画像データは画像同期信号と共に出力される。スキャナ制御部１８は、以上の画像読取部２のプロセスを実行するために、各種センサの検知信号を取り込み、各種駆動モータ等のアクチュエータに制御信号を出力する。また、ＩＰＵ１７に各種パラメータの設定を行う。

【００３７】ここで、画像読取部２のＩＰＵ１７より出力される画像同期信号について、図２に示すタイミングチャートを参照して説明する。すなわち、フレームゲート信号（FGATE）は、副走査方向の画像エリアに対しての画像有効範囲を表す信号で、この信号がＬレベル（ローアクティブ）の間の画像データが有効とされる。また、このフレームゲート信号（FGATE）はライン同期信号（LSYNC）の立ち上がりエッジでアサート、または、ネゲートされる。ライン同期信号（LSYNC）は画素同期信号（PCLK）の立ち上がりエッジで所定クロック数だけアサートされ、この信号の立ち上がり後、所定クロック後に主走査方向の画像データが有効とされる。送られてくる画像データは、画素同期信号（PCLK）の１周期に対して１つである。画像データは矢印部分を先頭にラスタ形式のデータとして送出される。また、画像データの副走査有効範囲は、通常、転写紙サイズによって決まる。

【００３８】図１に示すように、プリンタエンジンである画像形成部３では、帯電チャージャ２１によって感光体２２を一様に帯電し、この帯電された一定回転する感光体２２に対して、画像読取部２から出力された画像データに基づいて光書込部２３で変調されたレーザ光により露光して、静電潜像を形成する。感光体２２上の静電潜像は、現像装置２４によりトナーで現像することで顕

像化したトナー像となる。そして、あらかじめ給紙コロ25によって給紙トレイ26より給紙搬送し、レジストローラ27で待機させていた転写紙を、感光体22とのタイミングを図って搬送して、転写チャージャ28によって感光体22上のトナー画像を転写紙に静電転写する。その後、分離チャージャ29によって転写紙を感光体22より分離し、転写紙上のトナー像を定着装置30により加熱定着し、排紙ローラ31により排紙トレイ32に排紙する。一方、静電転写後の感光体22に残留したトナーは、クリーニング装置33で除去され、また、感光体22は除電チャージャ34により除電される。プロッタ制御部35は、以上の画像形成部3のプロセスを実行するために、各種センサの検知信号を取り込み、各種駆動モータ等のアクチュエータに制御信号を出力する。なお、画像形成部3は、前記のような電子写真方式のみならず、インクジェット方式など各種印刷形式を用いることができる。

【0039】操作部7は、ユーザからの各種操作を受け付ける各種キーや、ユーザに各種メッセージを表示するLCDディスプレイなどを備えている。

【0040】システム制御部8は、CPUを備え各種情報処理を行う。すなわち、ユーザによる操作部7への入力を検出し、画像読取部2、記憶部6、画像形成部3、FAX部4への各種パラメータの設定、プロセス実行指示等を通信で行う。

【0041】FAX部4は、システム制御部8からの指示により、画像読取部2で読み取った画像データを、G3、G4ファクシミリのデータ転送規定に基づき2値圧縮を行い、電話回線を介して外部の送信先へ転送する。また、電話回線を介して外部から画像データを受信し、この画像データを、復元して2値の画像データにして、画像形成部3での画像形成に供する。

【0042】セレクト部5は、システム制御部8からの指示により、セレクトの状態を変化させ、画像形成部3で画像形成を行う画像データのソースを、画像読取部2、記憶部6、FAX部4の何れかが出力する画像信号に切り換える。

【0043】記憶部6は、通常はIPU17から入力される原稿Gの画像データを記憶することで、リピートコピー、回転コピー等の複写アプリケーションに使用される。また、FAX部4からの2値画像データを一時記憶させるバッファメモリとしても使用される。これらデータ記憶の指示はシステム制御部8によってなされる。

【0044】次に、この記憶部6の詳細な構成について図3を参照して説明する。図3に示すように、画像入出力DMAC（この発明の実施の形態の説明において、「DMAコントローラ」を単に「DMAC」という）41は、CPU及びロジックLSIで構成され、メモリ制御部42と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、また、画像入出力DMAC

41自身の状態を知らせるためステータス情報を送信する。画像入力のコマンドを受けた場合、入力した画像データを画像同期信号に従って8画素単位のメモリデータとしてバッキングして、メモリ制御部42にメモリアクセス信号と共に随時出力する。また、画像出力のコマンドを受けた場合、メモリ制御部42からの画像データを出力画像同期信号に同期させて出力する。

【0045】第1の記憶装置である画像メモリ43は、画像データを記憶するメモリであり、DRAM等の半導体記憶素子で構成され、メモリ量の合計は、この例では、400dpiで2値画像データのA3サイズ分の4Mバイトと、電子ソート蓄積用分の4Mバイトの合計8MBとしている。画像メモリ43は、メモリ制御部42から読み出し、書き込みの制御を受ける。

【0046】メモリ制御部42は、CPU及びロジックLSIで構成され、システム制御部8と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、また、記憶部6の状態を知らせるためステータス情報を送信する。

【0047】システム制御部8からの動作コマンドには、画像入力、画像出力、圧縮、伸長等があり、画像入力、画像出力などのコマンドは画像入出力DMAC41に送信される。また、圧縮、伸長などのコマンドは画像転送DMAC44、符号転送DMAC45、圧縮伸長器46に、それぞれ送信される。

【0048】図4は、メモリ制御部42の詳細な構成を示すブロック図である。図4に示すように、アービタ47は、画像入出力DMAC41、画像転送DMAC44、符号転送DMAC45からのメモリアクセス要求信号を調停し、アクセス許可信号を出力する。アービタ47は、リフレッシュ制御回路を内蔵し、優先順位はリフレッシュ制御回路、画像入出力DMAC41、画像転送DMAC44、符号転送DMAC45の順で、画像メモリ43のメモリアクセスが非アクティブの条件で許可先にはメモリアクセス許可信号をアクティブ出力する。また、許可信号を出力すると共に画像メモリ43のアドレスをセレクトし、アクセス制御回路48にメモリアクセスのスタートを示すトリガ信号を出力する。

【0049】入力される物理アドレスは、アクセス制御回路48からの信号により半導体メモリであるDRAMから構成される画像メモリ43に対応したロウアドレス、カラムアドレスに分割し、11ビットのアドレスバスに出力する。また、アービタ47からのアクセス開始信号に従い、DRAM制御信号（RAS、CAS、WE）を画像メモリ43に出力する。

【0050】画像転送DMAC44は、CPU及びロジックLSIで構成され、図3に示すように、メモリ制御部42と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、また、状態を知らせるためステータス情報として送信する。圧縮のコマンドを受けた

場合、メモリ制御部42にメモリアクセス要求信号を出力し、メモリアクセス許可信号がアクティブの場合に画像データを受け取って圧縮伸長器46に転送する。また、メモリアクセス要求信号に応じてカウントアップするアドレスカウンタを内蔵し、画像データが格納される格納場所を示す22ビットのメモリアドレスを出力する。

【0051】符号転送DMAC45は、CPU及びロジックLSIで構成され、メモリ制御部42と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、また、状態を知らせるためステータス情報として送信する。伸長のコマンドを受けた場合、メモリ制御部42にメモリアクセス要求信号を出力し、メモリアクセス許可信号がアクティブの場合に画像データを受け取って圧縮伸長器46に転送する。また、メモリアクセス要求信号に応じてカウントアップするアドレスカウンタを内蔵し、画像データが格納される格納場所を示す22ビットのメモリアドレスを出力する。

【0052】圧縮伸長器46は、CPU及びロジックLSIで構成され、メモリ制御部42と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行い、また、状態を知らせるためステータス情報として送信する。圧縮伸長器46は、2値の画像データをMH符号化方法にて圧縮処理する。

【0053】図5は、画像メモリ43の内部構成の概略図である。図5に示すように、画像メモリ43は、後述のディスクリプタ情報53（図6参照）を格納する第2の記憶装置であるディスクリプタ領域51と、画像データを格納する第1の記憶装置である画像領域52に分割されている。

【0054】図6は、画像メモリ43を用いたDMA転送処理で使用するディスクリプタ情報53のデータ構成を示すブロック図である。このDMA転送処理では、1枚の画像の画像データを複数に分割し、この各分割部分にそれぞれディスクリプタ情報53を用意して1枚の画像の画像データをDMA転送するために、ディスクリプタ情報53は複数個作成される。以下に説明するディスクリプタ情報53は、画像入出力DMAC41で使用されるものである。

【0055】図6に示すように、チェーン先アドレス4は、次のディスクリプタ情報53が格納されているアドレスデータである。また、次のディスクリプタ情報53が無い場合は、終了を指示する数値を格納している。データ格納先アドレス55は、DMA転送を行う画像データが格納されているアドレスデータである。データ転送ワード数56は、転送するデータの容量をワード数で示す。フォーマット情報57は、DMA転送する画像データのフォーマットを示す。

【0056】図7に示すように、フォーマット情報57は、ひとつのディスクリプタ情報53に基づく画像デー

タのDMA転送を完了後に、システム制御部8のCPUに割込信号の発信の有無を指示する割込指示データである割込指示ビット58と、画像メモリ43から画像データをDMA転送するか、所定の白データをDMA転送するかを指示する転送指示データである転送指示ビット59とを含んでいる。割込指示ビット58が「1」のときはシステム制御部8のCPUに割込信号を発信し、

「0」のときは発信しないことをそれぞれ指示する。転送指示ビット59「0」のときは画像メモリ43から画像データをDMA転送し、「1」のときは第3の記憶装置である入出力DMAC41のROMに固定データとして記憶されている白データをDMA転送することをそれぞれ指示する。

【0057】次に、画像メモリ43を用いて行う画像データのDMA転送処理について説明する。以下に説明する例は、画像読取部2から画像メモリ43に画像データのDMA転送を行う場合のものである。

【0058】まず、図8に示すように、画像読取部2から画像メモリ43へ画像データの転送の要求があったときに（ステップS1のY）、以下のようにシステム制御部8は複数のディスクリプタ情報53、53、…を作成する。

【0059】すなわち、画像読取部2から画像メモリ43へ転送しようとする1枚の画像について、副走査方向の先端部分に、余白である綴じ代を作成する要求があるか否かを判断する（ステップS2）。画像の副走査方向の先端部分に綴じ代を作成する要求があるときは（ステップS2のY）、作成しようとする複数のディスクリプタ情報53、53、…のうち先頭のディスクリプタ情報53を、先端部分の綴じ代のライン数分に（データ転送ワード数56を）対応させたものにして、転送指示ビット59を「1」、割込指示データである割込指示ビット58を「1」として作成する（ステップS3）。

【0060】次に、画像読取部2から画像メモリ43への転送の対象となっている1枚の画像について、副走査方向の後端部分に綴じ代を作成する要求があるか否かを判断する（ステップS4）。後端部分に綴じ代を作成する要求があるときは（ステップS4のY）、最後のディスクリプタ情報53を除いた残りの1または複数のディスクリプタ情報53（ステップS2でNだったときは最初のディスクリプタ情報53も含む）を順次作成する（ステップS5）。このとき、転送指示ビット59を「0」、割込指示ビット58を「1」として作成する。そして、最後のディスクリプタ情報53を、後端部分の綴じ代のライン数分に（データ転送ワード数56を）対応させたものにして、転送指示ビット59を「1」、割込指示データである割込指示ビット58を「1」として作成して（ステップS6）、処理を終了する。

【0061】後端部分に綴じ代を作成する要求がないときは（ステップS4のN）、残りの1または複数のディ

スクリプタ情報53(ステップS2でNだったときは最初のディスクリプタ情報53も含む)を順次作成して(ステップS7)、処理を終了する。このとき、転送指示ビット59を「0」、割込指示ビット58を「1」として作成する。ステップS3、S5～S7によりディスクリプタ情報作成手段、ディスクリプタ情報作成工程を実現している。

【0062】次に、ディスクリプタ情報53を用いて行われるDMA転送処理について説明する。メモリ制御部42がステップS7で出力されたコマンドを受信すると、画像入出力DMAC41を起動して、画像入出力DMAC41は、図9に示す処理を行う。

【0063】すなわち、画像入出力DMAC41は、画像メモリ43のディスクリプタ領域51に記憶されているディスクリプタ情報53、53、…を、画像入出力DMAC41内に用意されたレジスタ(ディスクリプタ格納レジスタ)に記憶する(ステップS11)。そして、ディスクリプタ情報53、53、…を、最初のものから順に処理する。まず、転送指示ビット59の値を判断し(ステップS12)、この値が「0」であるときは(ステップS12のY)、そのまま画像データを画像メモリ43の画像領域52にDMA転送し(ステップS13)、「1」であるときは(ステップS12のN)、画像入出力DMAC41のROMに記憶されている白データを用いて、均一な白データをDMA転送する(ステップS14)。ステップS13、S14によりDMA転送工程を実現している。ステップS13、S14の処理後、割込指示ビット58の値を判断し(ステップS15)、この値が「1」のときは(ステップS15のY)、システム制御部8のCPUに割込信号を発信する(ステップS16)。以上のステップS12～S16の処理を最初のディスクリプタ情報53から順次最後のディスクリプタ情報53まで行い(ステップS17のN)、最後のディスクリプタ情報53の処理が終了したときは(ステップS17のY)、処理を終了する。

【0064】以上説明したデジタル複写機1によれば、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる画像メモリ43は、余白データを除いた画像データを記憶するだけでよいので、最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備(メモリ領域の確保や初期化などの前処理)期間が大幅に低減され、デジタル複写機1の生産性を向上させることができる。

【0065】また、システム制御部8のCPUへの割込信号により、入出力DMAC41のデータ転送動作の終了の判定ができるので、データ転送状態の定期的な監視(ポーリング処理)や不要なデータ転送終了の判定が不要となり、システム制御部8のCPUの処理負荷を低減させることが可能になる。

【0066】前記の例では、転送指示ビット59の値が

「1」のときは、特定の白データを出力する例で説明したが、代わりに転送指示ビット59の値が「1」のときは画像データを何も転送しない空転期間としても、同様の目的を達成することができる。

【0067】なお、記憶部6では、画像メモリ43に格納後の画像データの圧縮、伸長を、圧縮伸長器46を用いて行うことができる。この場合に、画像メモリ43から圧縮伸長器46への画像データの転送は画像転送DMAC44を用いて行い、圧縮、伸長後の符号データを圧縮伸長器46から画像メモリ43に戻すときは、符号転送DMAC45を用いて行う。画像転送DMAC44、符号転送DMAC45の動作もディスクリプタ情報に従って行わせることができる。

【0068】この発明の実施の形態では、デジタル複写機に実施した例で説明したが、この発明の情報処理装置はPCなどの各種の情報処理装置に適用することができるというまでもない。

【0069】

【発明の効果】請求項1に記載の発明は、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第1の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備(メモリ領域の確保や初期化などの前処理)期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【0070】請求項2に記載の発明は、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第1の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備(メモリ領域の確保や初期化などの前処理)期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【0071】請求項3に記載の発明は、請求項1又は2に記載の情報処理装置において、CPUへの割込信号により、DMAコントローラのデータ転送動作の終了の判定ができるので、データ転送状態の定期的な監視(ポーリング処理)や不要なデータ転送終了の判定が不要となり、CPUの処理負荷を低減させることが可能になる。

【0072】請求項4に記載の発明は、請求項1～3の何れかの一に記載の情報処理装置において、情報処理装置が原稿の画像を読み取って用紙上に画像形成する画像形成装置の場合に請求項1～3の何れかの一に記載の発明と同様の作用、効果を奏することができる。

【0073】請求項5に記載の発明は、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第1の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備(メモリ領域の確保や初期化などの前処理)期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【0074】請求項6に記載の発明は、画像移動等の画像編集・加工動作を行う場合でも、画像データに余白データを付加するために用いる第1の記憶装置は、余白データを除いた最小限の記憶容量にすることができる。また、画像編集を実行するために必要な準備（メモリ領域の確保や初期化などの前処理）期間が大幅に低減され、情報処理装置の生産性を向上させることができる。

【図面の簡単な説明】

【図1】この発明の一実施の形態であるデジタル複写機の概略構成を説明する概念図である。

【図2】前記デジタル複写機のI/Pより出力される画像同期信号について説明するタイミングチャートである。

【図3】前記デジタル複写機の記憶部の詳細な構成について説明するブロック図である。

【図4】前記記憶部のメモリ制御部の詳細な構成について説明するブロック図である。

【図5】前記記憶部の画像メモリについて説明するブロック図である。

【図6】前記デジタル複写機のDMA転送で用いるディスクリプタ情報について説明するブロック図である。

【図7】前記ディスクリプタ情報のフォーマット情報の構成を説明するブロック図である。

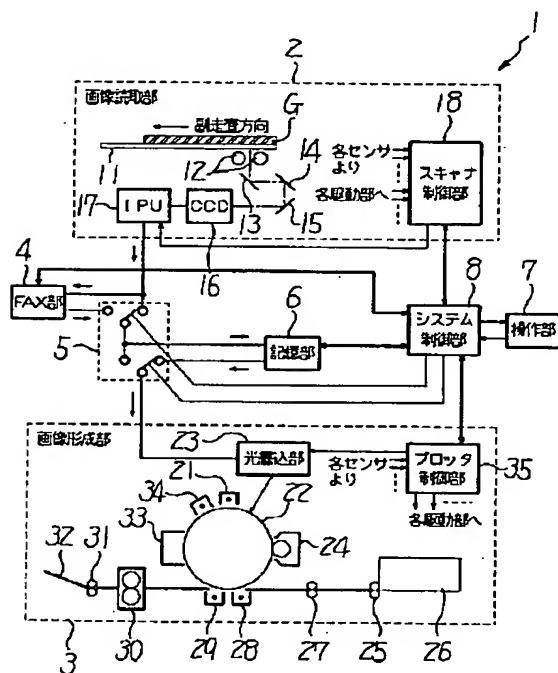
【図8】前記ディスクリプタ情報の作成処理について説明するフローチャートである。

【図9】前記ディスクリプタ情報を用いた画像メモリへの画像データのDMA転送処理について説明するフローチャートである。

【符号の説明】

- 1 情報処理装置
- 2 イメージスキャナ
- 3 プリンタエンジン
- 41 DMAコントローラ、第3の記憶装置
- 51 第2の記憶装置
- 52 第1の記憶装置
- 53 ディスクリプタ情報
- 58 割込指示データ
- 59 転送指示データ

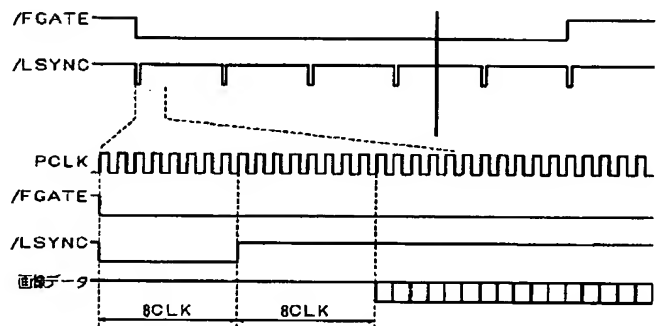
【図1】



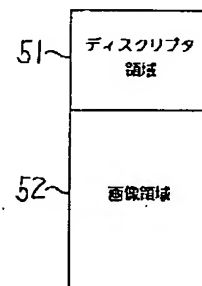
【図6】

54	チェーン先アドレス
55	データ格納先アドレス
56	データ転送ワード数
57	フォーマット情報

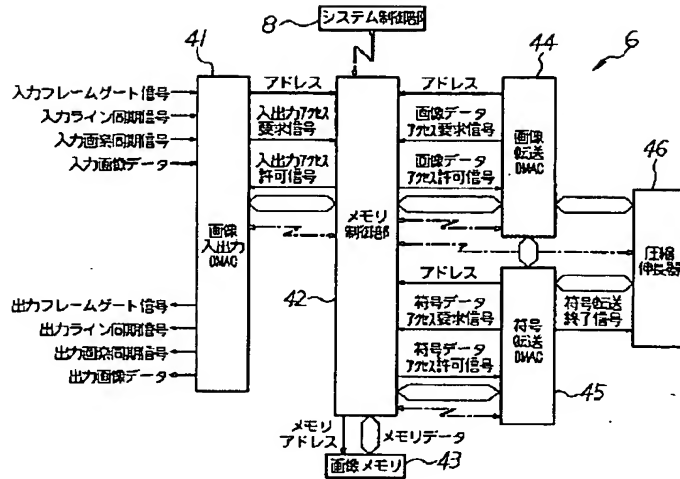
【図2】



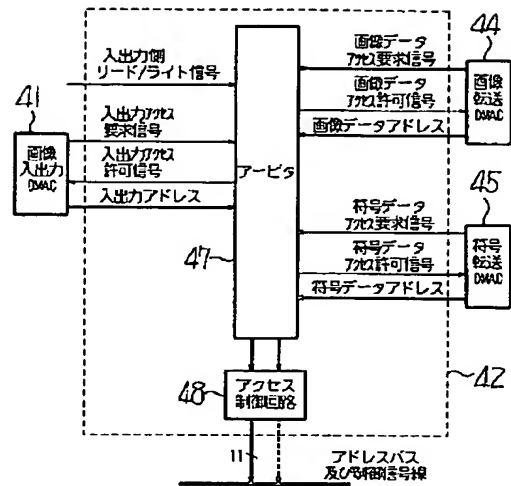
【図5】



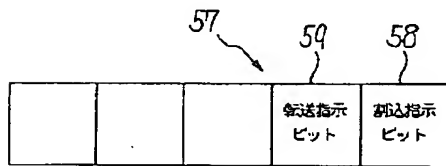
【図3】



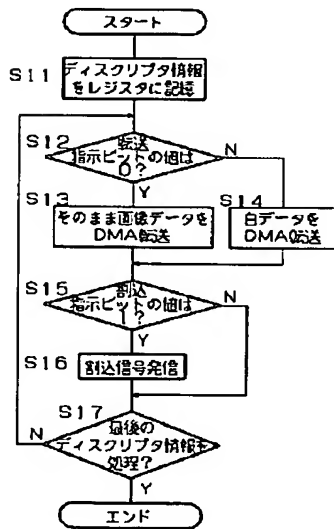
【図4】



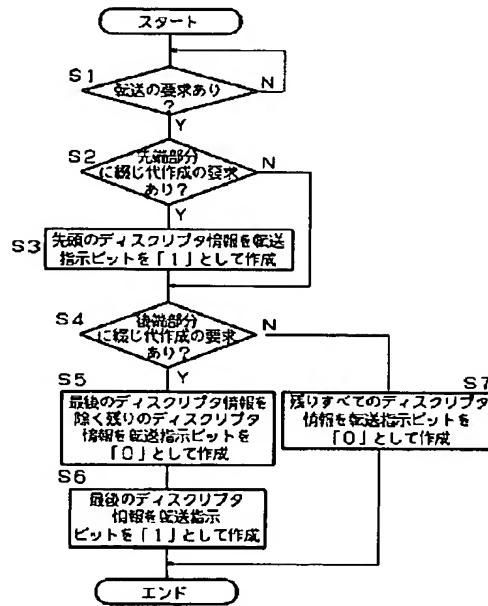
【図7】



【図9】



【図8】



フロントページの続き

(72)発明者 服部 康広
東京都大田区中馬込1丁目3番6号 株式
会社リコー内
(72)発明者 清水 泰光
東京都大田区中馬込1丁目3番6号 株式
会社リコー内

(72)発明者 岡村 隆生
東京都大田区中馬込1丁目3番6号 株式
会社リコー内
Fターム(参考) 5B047 EA05 EB06 EB15 EB17
5B061 BA02 BA03 CC09 DD04 DD11
PP05
5C073 AA06 BB07 BD02
5C076 AA03 AA37 BA03 BA04